

전자공학개론

1. 다음 진리표를 가지는 논리 게이트는?

입력		출력
A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

- ① AND 게이트
② NAND 게이트
③ NOR 게이트
④ XOR 게이트

2. JK 플립플롭에서 출력 Q 의 동작으로 옳지 않은 것은? (단, 클록 신호는 계속 인가된다)

- ① $J = 1, K = 0$ 일 때 Q 는 1이 된다.
② $J = 0, K = 1$ 일 때 Q 는 0이 된다.
③ $J = 0, K = 0$ 일 때 Q 는 현재 값을 유지한다.
④ $J = 1, K = 1$ 일 때 Q 는 현재 값을 유지한다.

3. 01101101을 저장하고 있던 8비트 순환 시프트 레지스터에 좌측 시프트 제어 신호가 세 번 연속 들어왔을 때, 시프트 레지스터의 변경된 저장 값은?

- ① 01101000
② 10110101
③ 01101011
④ 10101101

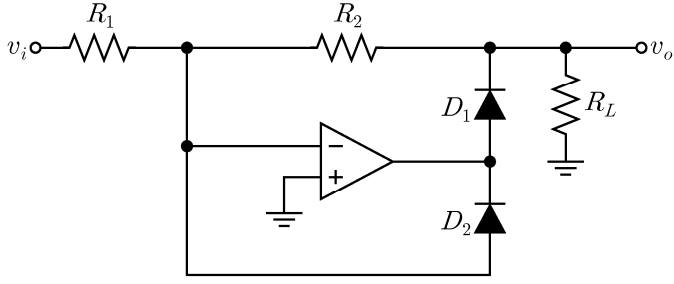
4. 부귀환(negative feedback)을 갖는 연산증폭기 회로의 특성으로 옳지 않은 것은?

- ① 잡음이 감소한다.
② 대역폭이 감소한다.
③ 비선형 왜곡이 감소한다.
④ 안정적으로 조절 가능한 전압 이득을 제공한다.

5. 저항 $R = 10 [\Omega]$, 커패시터 $C = 4 [\mu F]$ 인 RLC 직렬회로에 각주파수가 $10^5 [\text{rad/sec}]$ 인 정현파 전압이 인가될 때, 공진이 발생하기 위한 인덕터 $L [\mu H]$ 은?

- ① 25
② 50
③ 100
④ 250

6. 다음 회로의 출력특성을 나타내는 회로는? (단, 다이오드와 연산 증폭기는 이상적이다)

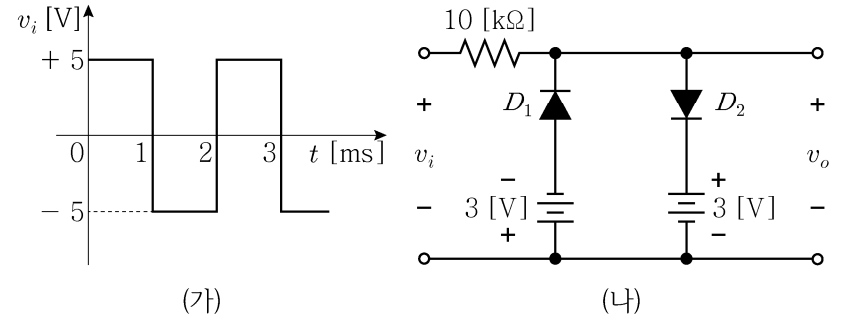


- ① 클램프회로
 ② 정전압회로
 ③ 전파정류회로
 ④ 반파정류회로
7. 차동증폭기의 특성으로 옳지 않은 것은?
 ① 연산증폭기의 입력단으로 사용된다.
 ② 공통모드 이득이 클수록 증폭기의 성능이 우수하다.
 ③ 두 개의 입력단에 유입되는 잡음을 제거하는 효과가 있다.
 ④ 공통모드 제거비(CMRR)는 차동모드 이득과 공통모드 이득의 비이다.
8. 면적이 S , 거리가 d 인 평행 전극판 사이에 유전율 ϵ 의 유전체를 채운 커패시터에 전압 V 를 인가했을 때, 커패시터에 저장되는 전하량을 증가시키는 방법으로 옳지 않은 것은?
 ① ϵ 을 증가시킨다.
 ② d 를 증가시킨다.
 ③ S 를 증가시킨다.
 ④ V 를 증가시킨다.

9. 필터회로 출력신호를 측정했을 때 직류전압이 100 [V], 교류 맥동 전압이 $10\sqrt{2}\cos(\omega t)$ [V]인 경우, 이 신호의 맥동률(ripple factor) [%]은? (단, ω 는 각주파수이다)

- ① 5
 ② 10
 ③ 14
 ④ 15

10. 다음 (가) 입력 v_i 를 (나) 회로에 인가했을 때, 출력전압 v_o 의 최솟값[V]과 최댓값[V]은? (단, D_1, D_2 는 이상적인 다이오드이다)



- | | 최솟값 | 최댓값 |
|---|-----|-----|
| ① | -2 | +2 |
| ② | -2 | +3 |
| ③ | -3 | +2 |
| ④ | -3 | +3 |

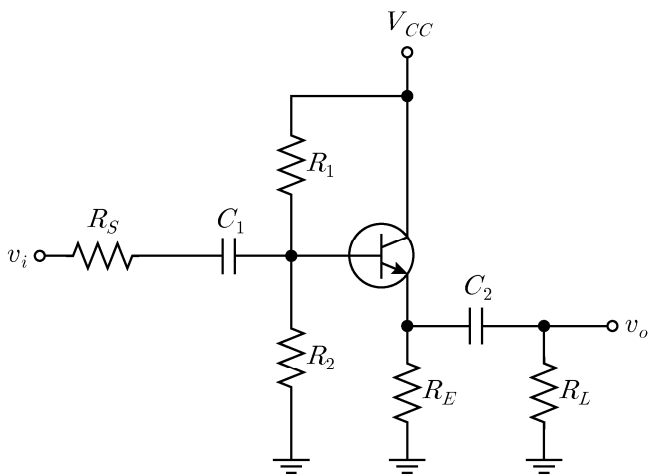
11. 고역차단주파수가 200 [kHz], 이득이 100인 연산증폭기로 귀환율 (feedback factor)이 0.005인 부귀환(negative feedback) 회로를 설계했을 때, 이 회로의 고역차단주파수[kHz]는?

- ① 100
 ② 200
 ③ 300
 ④ 400

12. 제너 다이오드에 대한 설명으로 옳지 않은 것은?

- ① 순방향 전압에서는 전류가 흐르지 않는다.
- ② 항복 영역에서 제너 전압은 거의 일정하다.
- ③ 전압 조정기(regulator) 회로를 구현하는 데 사용된다.
- ④ 항복 전압을 줄이기 위해 불순물 도핑 농도를 크게 한다.

13. 다음 회로에 대한 설명으로 옳지 않은 것은?

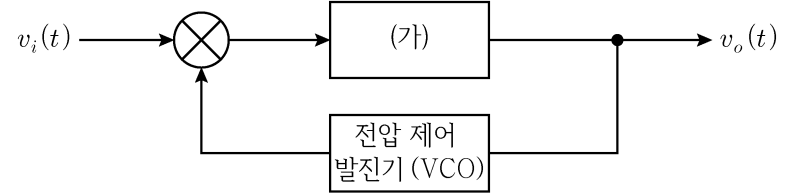


- ① 입력 임피던스가 매우 작다.
- ② 전압 이득 $\frac{v_o}{v_i}$ 는 1보다 작다.
- ③ 이미터 팔로워(emitter follower) 회로이다.
- ④ 출력전압 v_o 의 위상이 입력전압 v_i 의 위상과 같다.

14. 변조에 대한 설명으로 옳지 않은 것은?

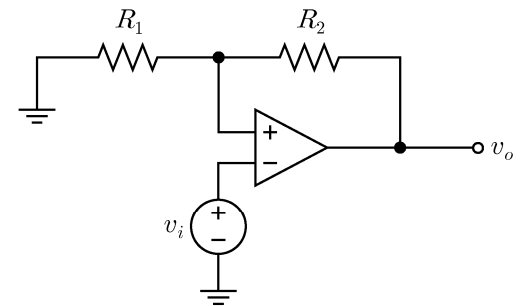
- ① 변조를 하면 수신 안테나의 길이를 줄일 수 있다.
- ② 변조를 하면 주파수 분할 다중 통신을 할 수 있다.
- ③ 변조지수는 정보신호 진폭과 반송파 진폭의 합이다.
- ④ 변조는 반송파의 진폭, 주파수, 또는 위상 등에 정보 신호를 실어 보내는 것이다.

15. 다음 위상동기루프(phase-locked loop)에서 (가)에 알맞은 회로는?



- ① 대역차단필터
- ② 저역통과필터
- ③ 고역통과필터
- ④ 대역통과필터

16. 다음 회로에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기는 이상적이다)

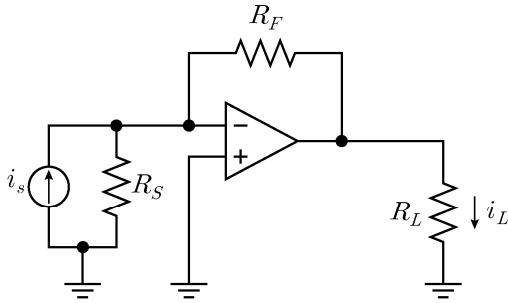


- ① 단안정 멀티바이브레이터 회로이다.
- ② 정귀환(positive feedback) 루프를 가진다.
- ③ 히스테리시스(hysteresis) 특성을 가진다.
- ④ 귀환율(feedback factor)은 $\frac{R_1}{R_1 + R_2}$ 이다.

17. 데이터 통신에서 디지털 신호의 보드율(baud rate)에 대한 설명으로 옳은 것은?

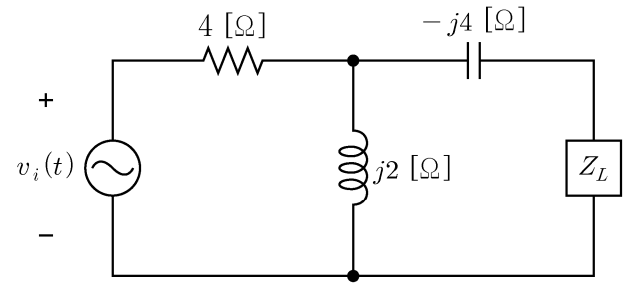
- ① 신호의 반송파 주파수
- ② 신호의 비트 오류율
- ③ 신호의 초당 비트 수
- ④ 신호의 초당 심벌(symbol) 수

18. 다음 회로의 전류 이득 $\frac{i_L}{i_s}$ 은? (단, 연산증폭기는 이상적이다)



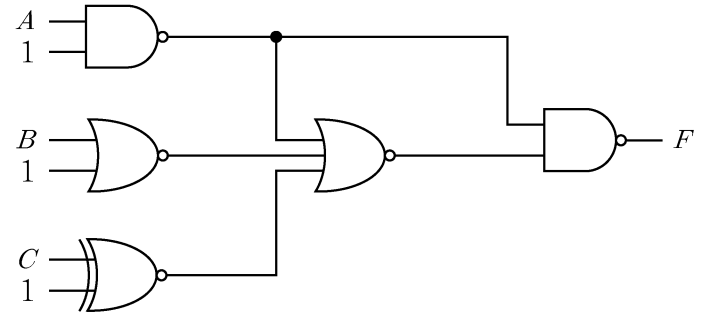
- ① $\frac{R_F}{R_L}$
- ② $\frac{R_F}{R_S}$
- ③ $-\frac{R_F}{R_L}$
- ④ $-\frac{R_F}{R_S}$

19. 다음 회로에서 부하 Z_L 에 최대 평균 전력을 전달하기 위한 Z_L 의 임피던스[Ω]는?



- ① $4 + j2$
- ② $4 - j2$
- ③ $0.8 + j2.4$
- ④ $0.8 - j2.4$

20. 다음 논리 회로에서 출력 F 의 논리식은?



- ① 0
- ② 1
- ③ $\overline{C}$
- ④ $\overline{AB}$