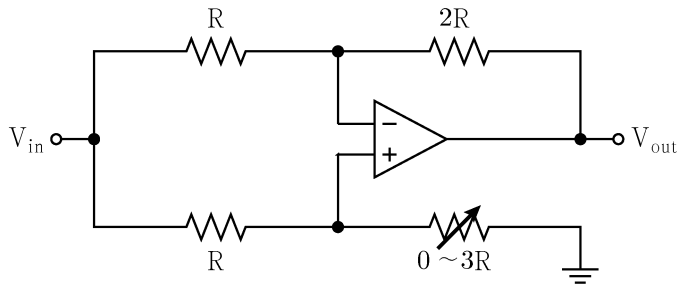


전자회로

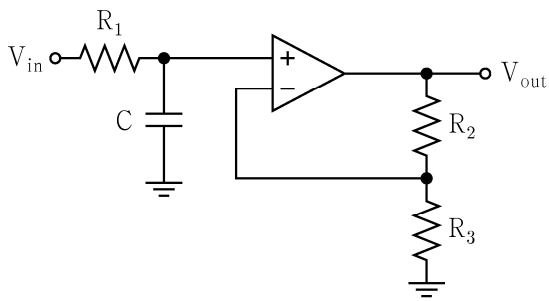
1. 다음 회로에서 가변저항이 $0 [\Omega]$ 에서 $3R [\Omega]$ 까지 변화할 때,

전압이득 $\left(A_V = \frac{V_{out}}{V_{in}}\right)$ 의 범위는? (단, 연산증폭기는 이상적이다)



- ① $-2 \leq A_V \leq \frac{1}{4}$ ② $-2 \leq A_V \leq \frac{1}{2}$
 ③ $-\frac{1}{2} \leq A_V \leq 2$ ④ $-\frac{1}{4} \leq A_V \leq 2$

2. 다음 회로에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기는 이상적이다)



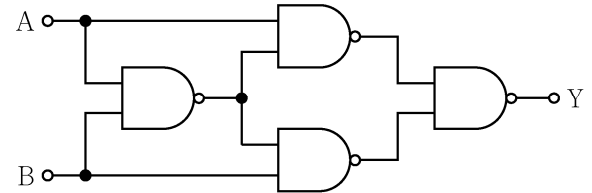
- ① 1차 저역통과필터이다.
 ② 차단주파수 $f_c = \frac{1}{2\pi R_1 C}$ 이다.
 ③ 수동필터이다.
 ④ 전달함수 $\frac{V_{out}(s)}{V_{in}(s)} = \frac{1+R_2/R_3}{sCR_1+1}$ 이다.

3. 다음 진리표를 간소하게 표현한 논리식은?

CD \ AB	AB			
	00	01	11	10
00	0	0	0	0
01	1	1	0	1
11	1	1	0	1
10	0	0	0	0

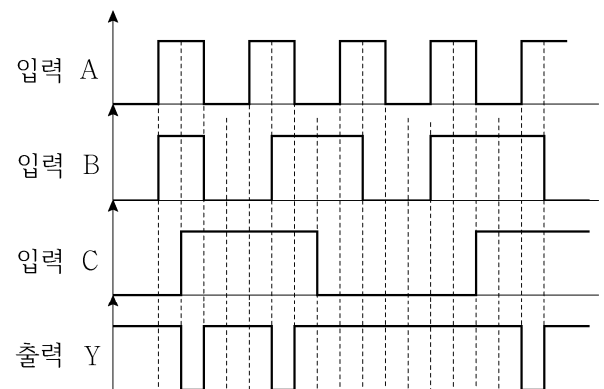
- ① $\bar{A} + D$
 ② $\bar{A}\bar{B}D + \bar{A}B\bar{D} + A\bar{B}D$
 ③ $\bar{A}B + \bar{B}D + ABD$
 ④ $\bar{A}D + \bar{B}D$

4. 다음 NAND 게이트로 구성된 논리회로와 같은 출력값(Y)을 갖는 논리 게이트는?



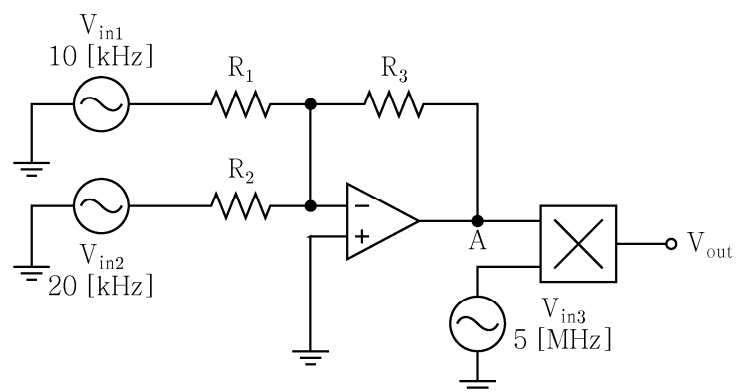
- ① AND ② NOR
 ③ XOR ④ XNOR

5. 그림과 같은 신호 A, B, C를 어떤 게이트에 입력할 때, 출력 Y의 파형을 갖는 3-입력 논리 게이트는?



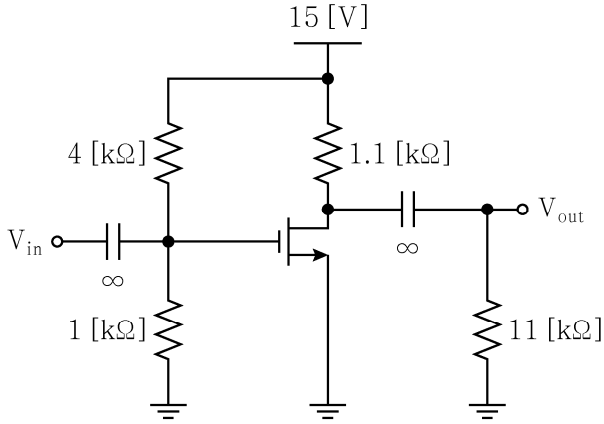
- ① OR ② AND
 ③ NOR ④ NAND

6. 다음 선형곱셈기와 연산증폭기로 이루어진 변조 회로에 3개의 전압 (V_{in1} , V_{in2} , V_{in3})을 입력할 때, 이에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기는 이상적이다)



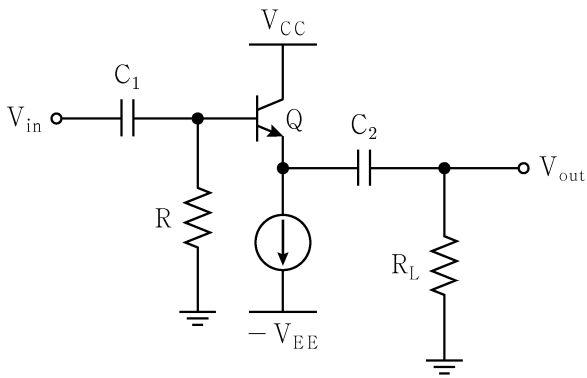
- ① A 지점에는 총 2개의 주파수 성분이 존재한다.
 ② A 지점에는 10 [kHz]의 주파수 성분이 존재한다.
 ③ V_{out} 에는 총 3개의 주파수 성분이 존재한다.
 ④ V_{out} 에는 4.99 [MHz]의 주파수 성분이 존재한다.

7. 다음 회로는 MOSFET를 이용한 공통 소스(common-source) 증폭기이다. 증폭기의 직류 드레인 전류(I_D) [mA]와 전압이득($A_V = \frac{V_{out}}{V_{in}}$)을 바르게 연결한 것은? (단, $V_{GS} = 4$ [V]일 때 $I_{D(on)} = 10$ [mA]이고, 문턱전압 $V_{TH} = 2$ [V]이다. 또한, 트랜지스터의 채널 길이 변조와 바디 효과는 무시한다)



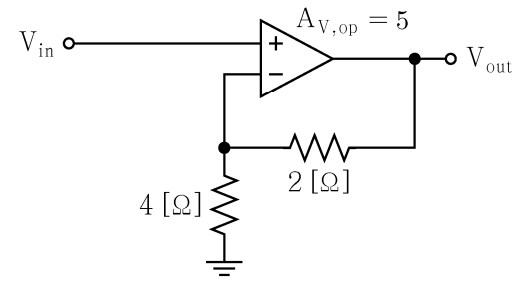
I_D	A_V
① 2.5	-5
② 2.5	-2.5
③ 5	-5
④ 5	-2.5

8. 다음 회로에 대한 설명으로 옳은 것은? (단, 트랜지스터의 전류이득(β)은 충분히 크다)



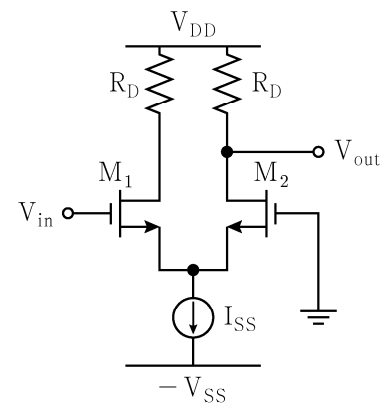
- ① 공통 베이스(common-base) 증폭기이다.
 ② 전압이득은 1보다 약간 작거나 대략 같다.
 ③ 입력전압과 출력전압의 위상차는 90° 이다.
 ④ 낮은 저항값을 갖는 부하를 구동하기에 적당하지 않다.

9. 다음 회로의 전압이득($A_V = \frac{V_{out}}{V_{in}}$)은? (단, 연산증폭기는 전압이득($A_{V,op} = 5$)을 제외하고는 이상적이다)



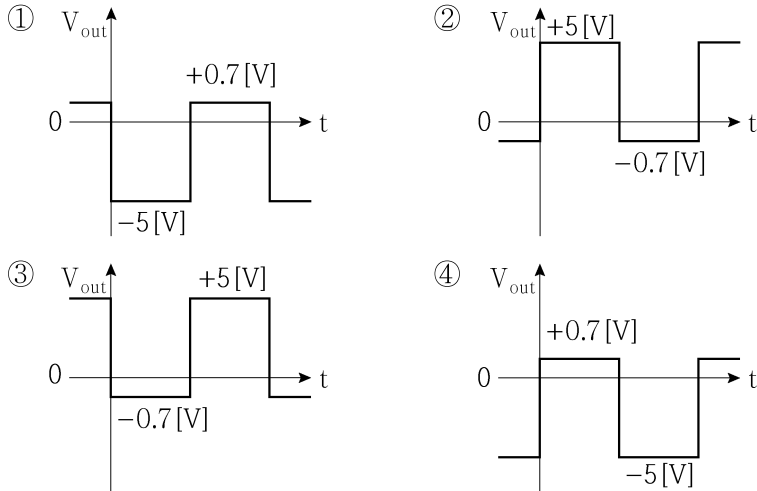
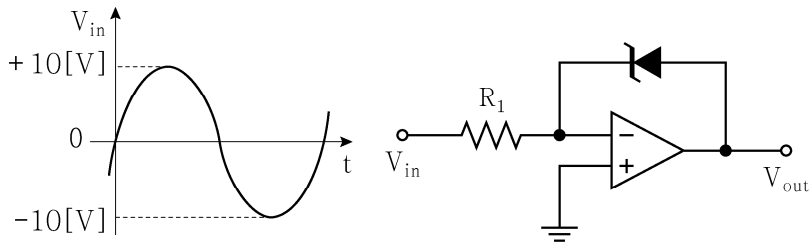
- ① $\frac{15}{13}$ ② $\frac{4}{3}$
 ③ $\frac{15}{8}$ ④ $\frac{15}{4}$

10. 다음 차동증폭기에서 전압이득($A_V = \frac{V_{out}}{V_{in}}$)은? (단, MOSFET M_1 과 M_2 는 같으며 모두 포화영역에서 동작한다. 또한, g_m 은 전달컨덕턴스, r_o 는 소신호 출력저항이고, 바디 효과와 내부 기생 커패시턴스 성분은 무시한다)

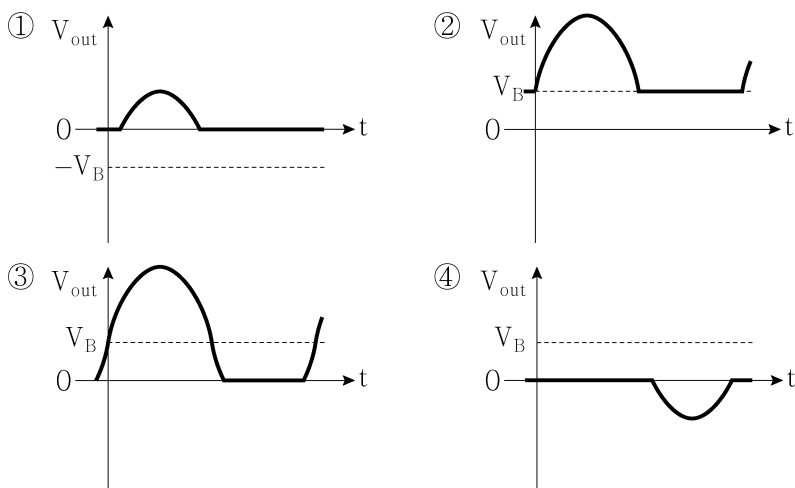
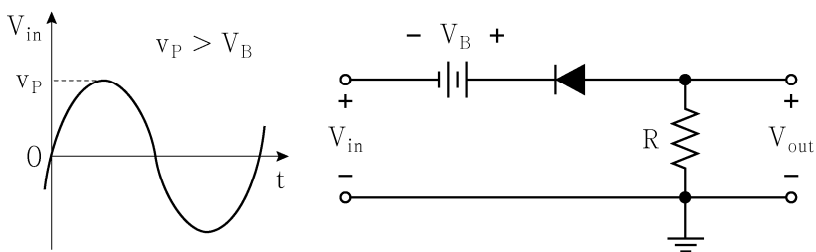


- ① $\frac{g_m R_D r_o}{R_D + r_o}$ ② $\frac{g_m R_D r_o}{2(R_D + r_o)}$
 ③ $\frac{g_m (R_D + r_o)}{2R_D r_o}$ ④ $\frac{g_m (R_D + r_o)}{R_D r_o}$

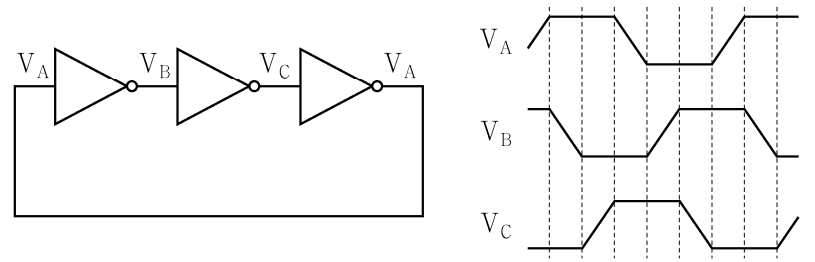
11. 다음 회로에 정현파 전압(V_{in})을 입력할 때, 출력전압(V_{out})의 파형으로 옳은 것은? (단, 연산증폭기는 이상적이며, 제너 다이오드의 제너전압 $V_Z = 5$ [V], 순방향 전압 $V_F = 0.7$ [V]이다)



12. 다음 회로에 정현파 전압(V_{in})을 입력할 때, 정상상태에서 출력전압(V_{out})의 파형으로 옳은 것은? (단, 다이오드는 이상적이며, 순방향 전압은 무시한다)

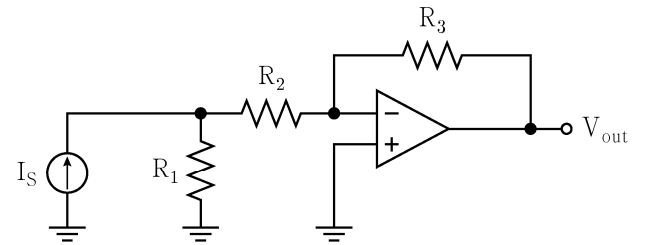


13. 다음은 3개의 인버터로 이루어진 링 발진기(ring oscillator)의 회로도를 나타내고 있다. 인버터 하나당 지연시간이 1 [ns]일 경우, 발진기의 발진주파수로 가장 가까운 값 [MHz]은?



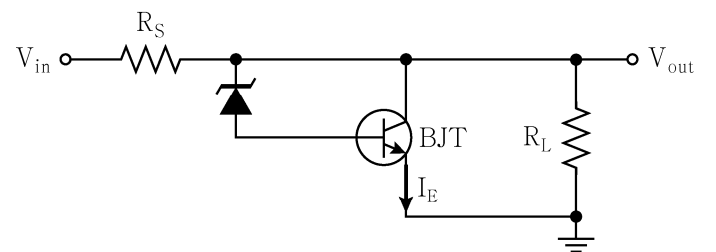
- ① 167 ② 333
③ 500 ④ 1000

14. 다음 반전증폭기의 출력전압(V_{out})이 -10 [V]가 되기 위한 R_3 저항값 [k Ω]은? (단, 연산증폭기는 이상적이며, $I_S = 1$ [mA], $R_1 = R_2 = 10$ [k Ω]이다)



- ① 1 ② 10
③ 20 ④ 30

15. 다음 회로에서 출력전압(V_{out}) [V]과 바이폴라 트랜지스터(BJT)의 이미터 전류(I_E) [mA]를 바르게 연결한 것은? (단, $V_{in} = 15$ [V], $R_S = 100$ [Ω], $R_L = 500$ [Ω], BJT는 ON 상태이며 $V_{BE} = 0.7$ [V]이고, 제너 다이오드의 제너전압 $V_Z = 9.3$ [V]이다)

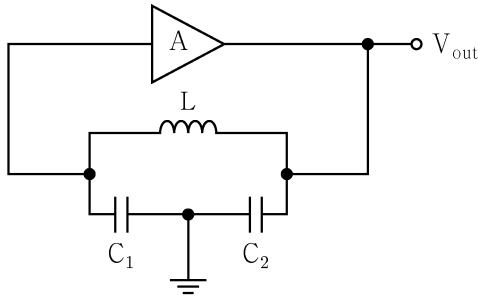


	V_{out}	I_E
①	9.3	15
②	9.3	30
③	10	15
④	10	30

16. 3개의 입력(A, B, C)을 갖는 논리회로의 출력값 $Y = AB + \overline{BC}$ 이다. 2-입력 NAND 게이트만을 사용하여 같은 출력값(Y)을 가지도록 구성할 때, 필요한 최소 NAND 게이트의 수[개]는?

① 2 ② 3
③ 4 ④ 5

17. 다음 콜피츠(Colpitts) 발진기의 블록도에서 발진을 시작하기 위한 조건인 최소전압이득과 발진주파수를 바르게 연결한 것은?

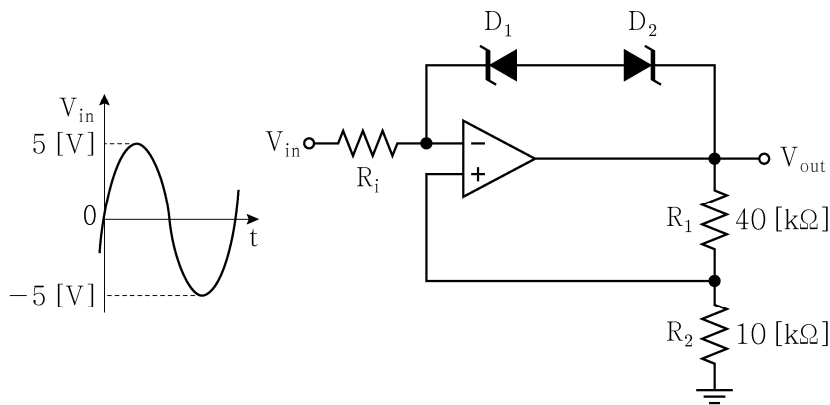


최소전압이득

발진주파수

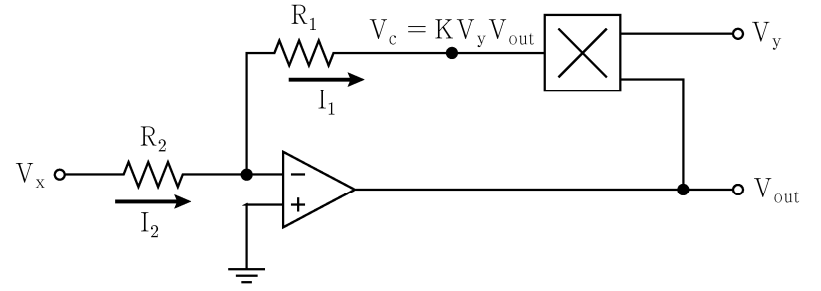
①	$\frac{C_1}{C_2}$	$\frac{1}{2\pi\sqrt{L(C_1+C_2)}}$
②	$\frac{C_1}{C_2}$	$\frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$
③	$\frac{C_2}{C_1}$	$\frac{1}{2\pi\sqrt{L(C_1+C_2)}}$
④	$\frac{C_2}{C_1}$	$\frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$

18. 다음 이상적인 연산증폭기를 이용한 회로에 정현파 전압(V_{in})을 입력할 때, 이에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기의 $V_{sat} = \pm 14$ [V]이고, 제너 다이오드의 제너전압 $V_Z = 7.3$ [V], 순방향 전압 $V_F = 0.7$ [V]이다)



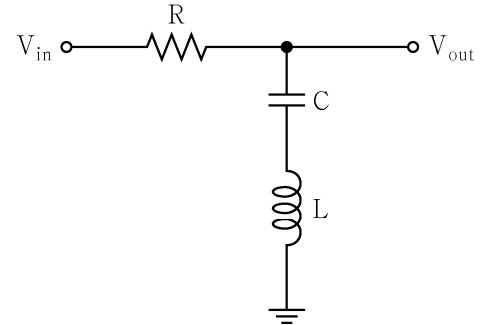
① 저항 R_1 양단에 걸리는 전압은 ± 8.0 [V]이다.
② 저항 R_2 에 흐르는 전류는 ± 0.2 [mA]이다.
③ 상측 및 하측 트리거 전압은 ± 2.0 [V]이다.
④ 출력전압은 ± 14.0 [V]이다.

19. 다음 선형곱셈기와 연산증폭기로 이루어진 회로에서 출력전압 $V_{out} = -\frac{V_x}{V_y}$ 이 되기 위한 R_2 저항값은? (단, 연산증폭기는 이상적이며, 선형곱셈기의 출력전압 $V_c = KV_y V_{out}$ 이다. 또한, K는 1보다 크다)



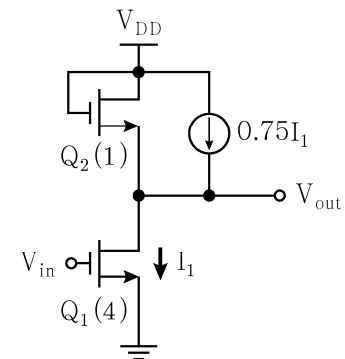
① KR_1 ② $\frac{R_1}{K}$
③ $K^2 R_1$ ④ $\sqrt{K} R_1$

20. 다음 대역제거필터의 C값으로 가장 가까운 값[mF]은? (단, $R = 200$ [Ω], 중심주파수는 200 [Hz], 대역폭은 200 [Hz]이다)



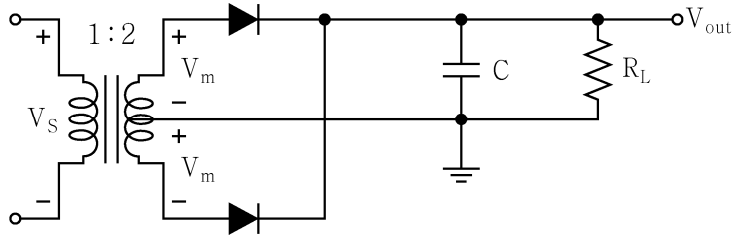
① $\frac{1}{160\pi}$ ② $\frac{1}{80\pi}$
③ $\frac{1}{40\pi}$ ④ $\frac{1}{20\pi}$

21. 다음 증폭기의 트랜지스터 Q_1 과 Q_2 의 외형비(aspect ratio)가 $\left(\frac{W}{L}\right)_{Q_1} = 4$, $\left(\frac{W}{L}\right)_{Q_2} = 1$ 일 때, 전압이득 $\left(A_V = \frac{V_{out}}{V_{in}}\right)$ 은? (단, Q_1 과 Q_2 의 $\mu_n C_{ox}$ 은 같으며 포화영역에서 동작하고, 채널 길이 변조와 바디 효과는 무시한다. 또한, I_1 은 Q_1 의 직류 드레인 전류이다)



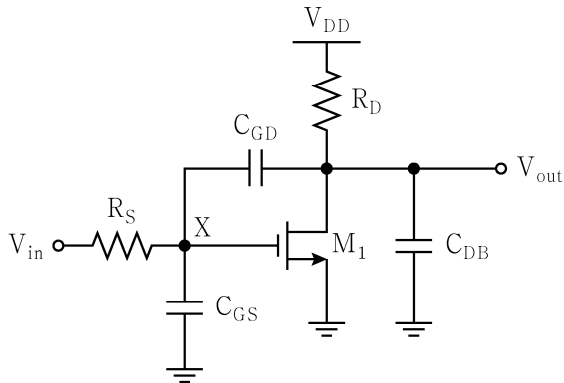
① -8 ② -4
③ -2 ④ 2

22. 다음 전파 정류회로의 출력 리플 전압으로 가장 가까운 값[V]은?
(단, 다이오드는 이상적이며, 순방향 전압은 무시한다. 또한, 변압기의 1차측, 2차측 권선비는 1:2이며, $V_S = 100\sin(2\pi \times 60t)$ [V], $C = 100 [\mu F]$, $R_L = 10 [k\Omega]$ 이다)



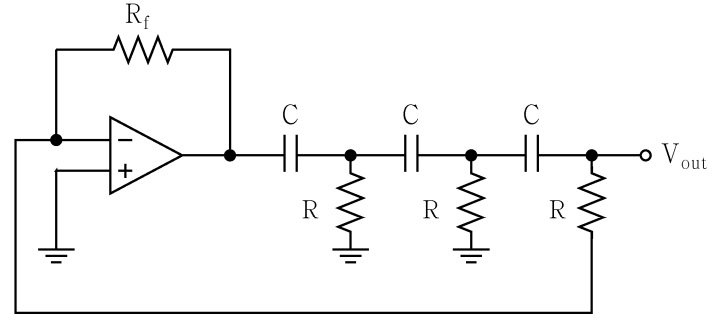
- ① $\frac{10}{12}$
② $\frac{20}{12}$
③ 10
④ 20

23. 밀러(Miller) 정리를 활용해서 아래 공통 소스(common-source) 증폭기의 입력 노드 X와 연관된 극점(pole)을 가장 올바르게 근사한 표현은? (단, 트랜지스터는 포화영역에서 동작하며, 채널 길이 변조와 바디 효과는 무시한다. 또한, 그림에 표시된 커패시터 외의 트랜지스터 내부 기생 커패시터는 모두 무시한다)



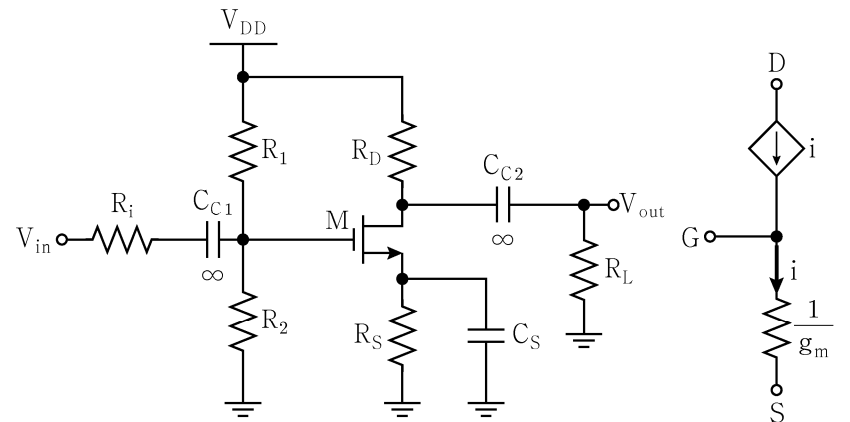
- ① $\omega_{in} = \frac{1}{R_S(C_{GS} + C_{GD})}$
② $\omega_{in} = \frac{1}{C_{GS} + (1 + g_m R_D)C_{GD}}$
③ $\omega_{in} = \frac{1}{R_S[C_{GS} + (1 + g_m R_D)C_{GD}]}$
④ $\omega_{in} = \frac{1}{C_{GS} + g_m R_D C_{GD}}$

24. 다음 위상변이 발진기에 대한 설명으로 옳지 않은 것은?



- ① 3개의 귀환 RC 회로는 각각 최대 90° 의 위상차를 가진다.
② 반전증폭기 위상변이가 180° , 3개의 귀환 RC 회로의 위상변이가 180° 가 되는 경우 전체 360° (또는 0°) 위상변이가 발생하여 발진조건을 만족하게 된다.
③ 발진주파수에서 3개의 귀환 RC 회로의 감쇠율은 $\frac{1}{29}$ 이며, 발진을 시작하려면 반전증폭기의 전압이득 절댓값은 29보다 커야 한다.
④ 발진주파수는 $\frac{1}{2\pi\sqrt{6RC}}$ 이다.

25. 다음 회로의 전달함수 $\frac{V_{out}(s)}{V_{in}(s)}$ 에서 C_S 에 의한 하한 임계주파수 f_{3dB} 는? (단, MOSFET은 포화영역에서 동작하며 소신호 등가회로는 우측의 회로와 같다. 또한, 트랜지스터의 내부 기생 커패시터는 무시하며, $g_m R_S \gg 1$ 이다)



- ① $\frac{1}{2\pi} \frac{g_m R_S}{C_S}$
② $\frac{1}{2\pi} \frac{1}{R_S C_S}$
③ $\frac{1}{2\pi} \frac{1 + g_m R_S}{R_S C_S}$
④ $\frac{1}{2\pi} \frac{g_m R_S}{\left[R_S \parallel \left(\frac{1}{g_m} \right) \right] C_S}$