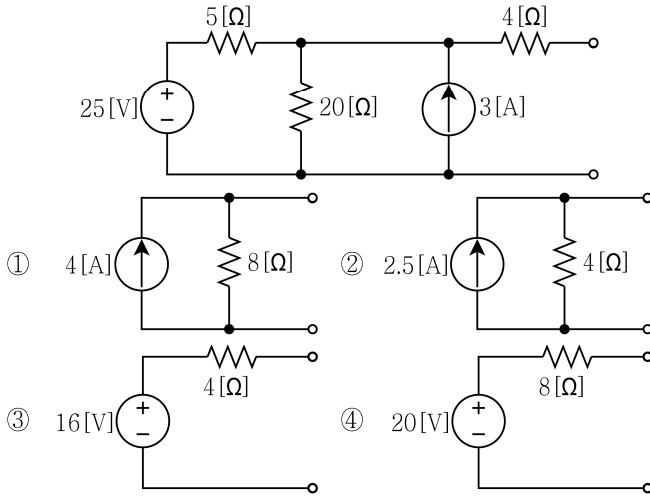


전자공학개론

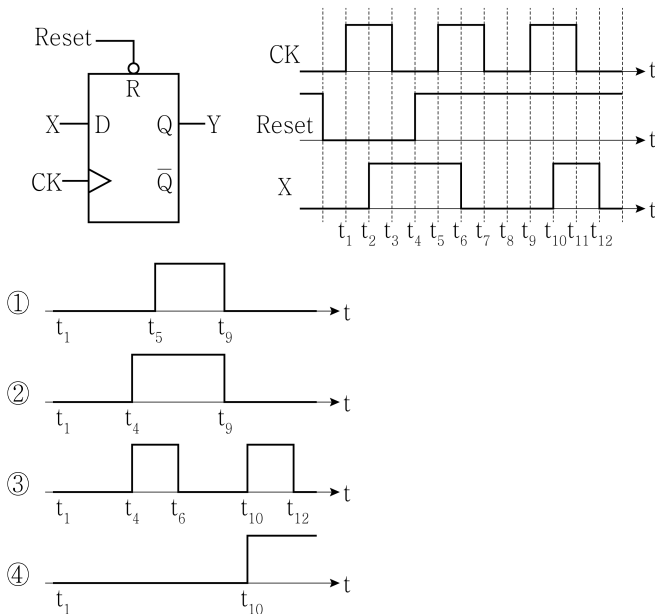
문 1. OSI 7계층에 대한 설명으로 옳지 않은 것은?

- ① 데이터링크 계층은 인접 노드 간의 신뢰성 있고 안정적인 통신을 위한 기능을 수행한다.
- ② 패킷 전송망의 네트워크 계층은 라우팅을 통해 효율적인 경로를 지정하는 기능을 수행한다.
- ③ 물리 계층은 전기적, 기계적, 물리적 인터페이스 특성을 정의하여 기기 간의 원활한 연결을 수행한다.
- ④ 전송 계층에서는 효율적 전송을 위한 데이터의 암호화 및 압축 기능을 수행한다.

문 2. 다음 회로에 대한 등가회로는?



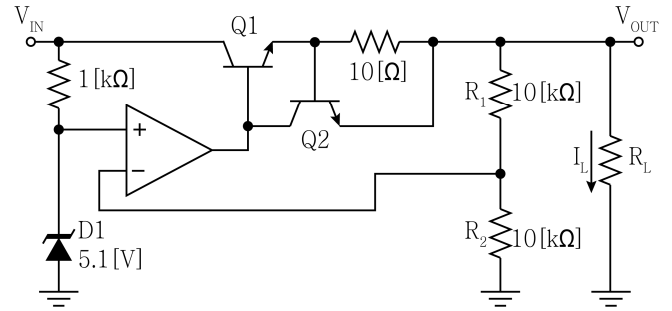
문 3. 비동기 리셋을 가진 D 플립플롭을 이용한 회로에 아래와 같이 입력 신호 CK, Reset, X가 가해졌을 때 출력 Y는? (단, 플립플롭의 전달지연시간은 무시한다)



문 4. 디지털 코드에 대한 설명으로 옳은 것은?

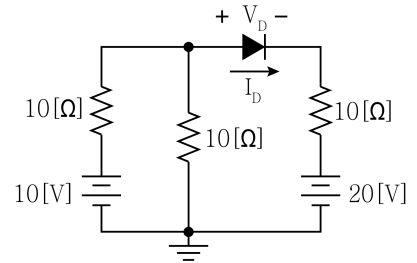
- ① ASCII 코드는 12비트 크기를 갖는다.
- ② 순환중복검사(CRC) 코드는 최상위 비트(MSB)의 오류를 검출하기 위해 주로 사용된다.
- ③ BCD 코드는 8비트의 크기를 갖는다.
- ④ 그레이 코드의 MSB는 해당하는 2진 코드의 MSB와 항상 일치한다.

문 5. 다음 회로는 직렬 선형전압조정기이다. 정전압 출력전압 V_{OUT} [V]과 부하 R_L 에 흐를 수 있는 최대 전류 I_L [mA]은? (단, 입력전압 $V_{IN} = 20$ [V], $V_{BE} = 0.7$ [V]이고, R_1 , R_2 에 흐르는 전류는 무시한다)



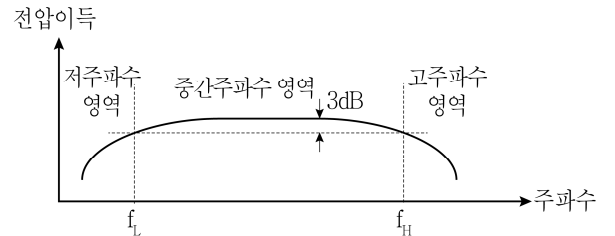
- ① $V_{OUT} = 5.1$, $I_L = 70$
- ② $V_{OUT} = 5.1$, $I_L = 140$
- ③ $V_{OUT} = 10.2$, $I_L = 70$
- ④ $V_{OUT} = 10.2$, $I_L = 140$

문 6. 다음 회로에서 다이오드에 걸리는 전압 V_D [V]와 전류 I_D [A]는? (단, 다이오드는 이상적인 소자이다)



- ① $V_D = -15$, $I_D = 0$
- ② $V_D = -15$, $I_D = 1$
- ③ $V_D = +15$, $I_D = 0$
- ④ $V_D = +15$, $I_D = 1$

문 7. 그림은 증폭기 회로에서 입력전압의 주파수와 전압이득 사이의 관계를 나타낸다. 이에 대한 설명으로 옳지 않은 것은?

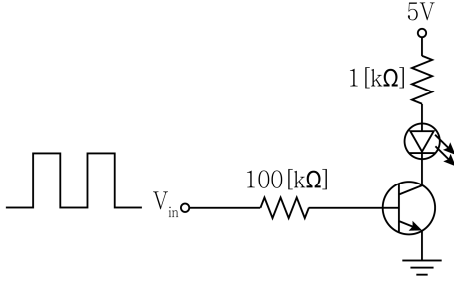


- ① 고주파수 영역에서는 증폭기의 반도체소자에 존재하는 기생 커패시턴스에 의해 이득이 감소한다.
- ② 저주파수 영역에서는 입출력 결합커패시터에 의해 이득이 감소한다.
- ③ 중간주파수 영역의 이득보다 저주파수 영역에서의 이득이 3dB 감소하는 점의 주파수를 저역 3dB 주파수, 중간주파수 영역의 이득보다 고주파수 영역에서의 이득이 3dB 감소하는 점의 주파수를 고역 3dB 주파수, 이 두 주파수 차이를 대역폭 (bandwidth)이라 한다.
- ④ 일반적으로 중간주파수 영역에서는 전압이득이 증가함에 따라 대역폭도 증가한다.

문 8. 2비트 이진수 $A = A_1A_0$ 와 $B = B_1B_0$ 를 입력으로 갖는 크기 비교기가 있다. $A > B$ 의 경우에 출력 $F = 1$ 이 되는 대수식은?

- ① $F = B_1'B_0' + A_1B_0 + A_1A_0B_0 + A_1B_0'$
- ② $F = A_0B_1'B_0 + A_1B_0 + A_1A_0'B_1$
- ③ $F = A_0B_1'B_0' + A_1B_1' + A_1A_0B_0'$
- ④ $F = A_0B_1'B_0' + A_1B_1' + A_1'A_0B_0'$

- 문 9. 다음은 BJT를 이용한 스위치 응용회로이다. LED가 빛을 발광하기 위해서는 최소 3.5[mA]의 전류가 필요하고, 이때 LED 양단 전압은 1.15[V]이다. BJT가 포화 되기 위한 입력 구형파 전압의 진폭[V]은? (단, 포화를 확실하게 하기 위하여 베이스 전류는 최소 포화전류의 2배를 사용하고, $V_{CE(sat)} = 0.2[V]$, $V_{BE} = 0.7[V]$, $\beta_{DC} = 100$ 이다)

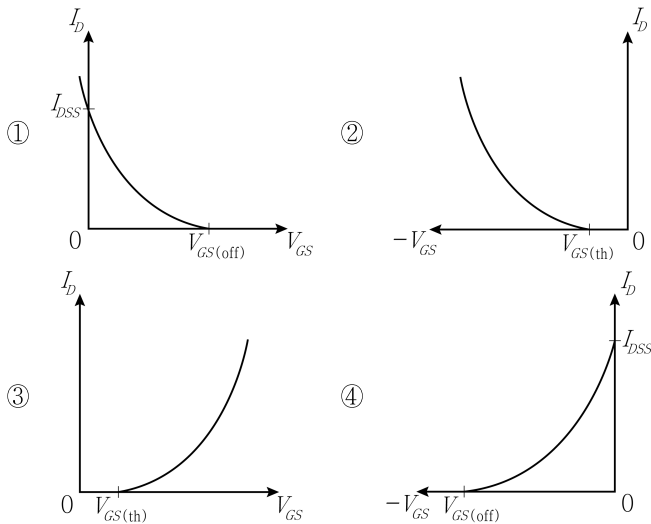


- ① 7 ② 8
③ 9 ④ 10

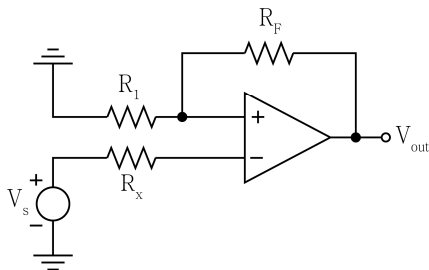
- 문 10. 연산증폭기에 대한 설명으로 옳지 않은 것은?

- ① 연산증폭기는 큰 입력임피던스와 작은 출력임피던스를 가진다.
② 일반적으로 연산증폭기는 큰 전압이득을 얻기 위해 증폭기를 여러 단으로 구성한다.
③ 연산증폭기에서 SR(Slew Rate) 값이 작을수록 빠른 속도로 출력전압을 변화시킬 수 있다.
④ 연산증폭기는 내부에 보상회로를 포함하고 있어 주파수 증가에 따라 전압이득은 감소하는 경향을 갖는다.

- 문 11. p채널 공핍형 MOSFET의 전압 대 전류 전달특성곡선으로 옳은 것은?



- 문 12. 다음 슈미트 트리거 회로에 대한 설명으로 옳지 않은 것은?

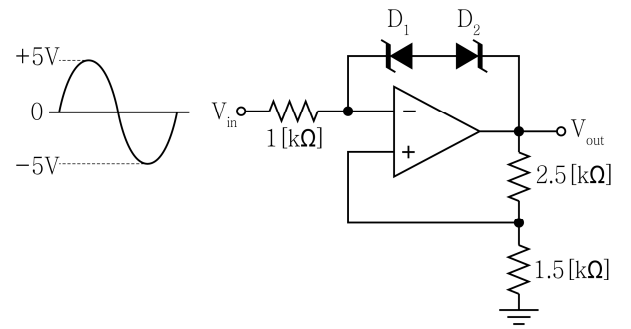


- ① 슈미트 트리거 회로를 이용하면 잡음신호를 제거한 펄스 구형파를 얻을 수 있다.
② V_s 가 양의 값일 때 V_{out} 은 음의 값을 갖고, V_s 가 음의 값일 때 V_{out} 은 양의 값을 갖는다.
③ 전압전달함수에 히스테리시스 특성이 있는 비교기의 일종이다.
④ 주어진 회로는 반전형 슈미트 트리거 회로로 동작한다.

- 문 13. FM변복조에서 프리엠퍼시스회로와 디엠퍼시스회로에 대한 설명으로 옳지 않은 것은?

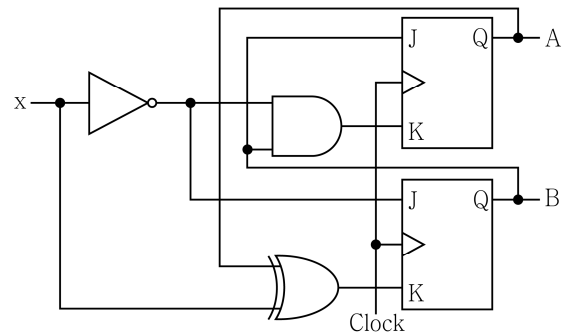
- ① 신호파의 저주파성분 신호대 잡음비를 개선하기 위한 회로이다.
② 프리엠퍼시스회로는 FM변조기의 전단에, 디엠퍼시스회로는 복조기 후단에 위치한다.
③ 프리엠퍼시스회로는 HPF회로, 디엠퍼시스회로는 LPF회로에 해당한다.
④ 프리엠퍼시스회로는 신호파의 일부를 의도적으로 강화시키기 위한 회로이다.

- 문 14. 다음 회로에 피크값이 5[V]인 정현파를 입력하였을 때, 출력전압 V_{out} [V]의 최댓값과 최솟값은? (단, 제너다이오드 D_1 과 D_2 는 동일한 역방향 항복 전압 4.3[V]와 동일한 순방향 전압 0.7[V]를 가지며, 연산증폭기는 이상적이다)



- ① 1.4, -1.4 ② 5, -5
③ 8, -8 ④ 10, -10

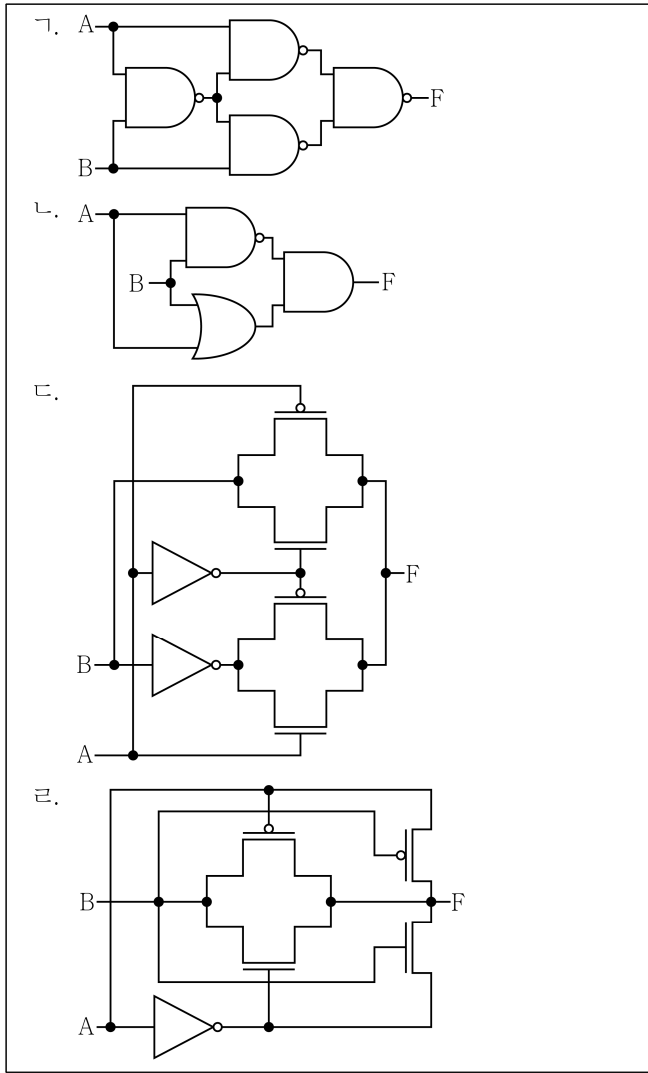
- 문 15. 다음 회로에 대한 상태표를 작성할 때, ㉠ ~ ㉤에 들어갈 내용으로 옳지 않은 것은?



현재상태	입력	다음상태
A(t) B(t)	x	A(t + 1) B(t + 1)
0 0	0	0 1
0 0	1	㉠
0 1	0	1 1
0 1	1	㉡
1 0	0	1 1
1 0	1	㉢
1 1	0	0 0
1 1	1	㉣

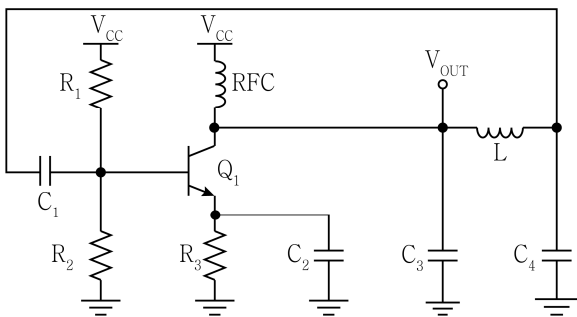
- ① ㉠: 0 0 ② ㉡: 0 1
③ ㉢: 1 0 ④ ㉣: 1 1

문 16. 다음 회로 중에서 출력 F의 논리함수식이 같은 것만을 모두 고르면?



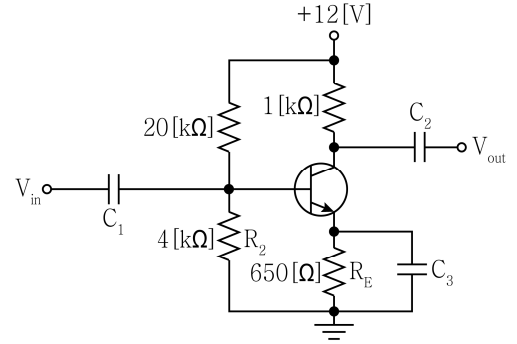
- ① 가, 나, 다
 ② 가, 나, 라
 ③ 나, 다, 라
 ④ 가, 나, 다, 라

문 17. 다음 발진회로에 대한 설명으로 옳지 않은 것은?



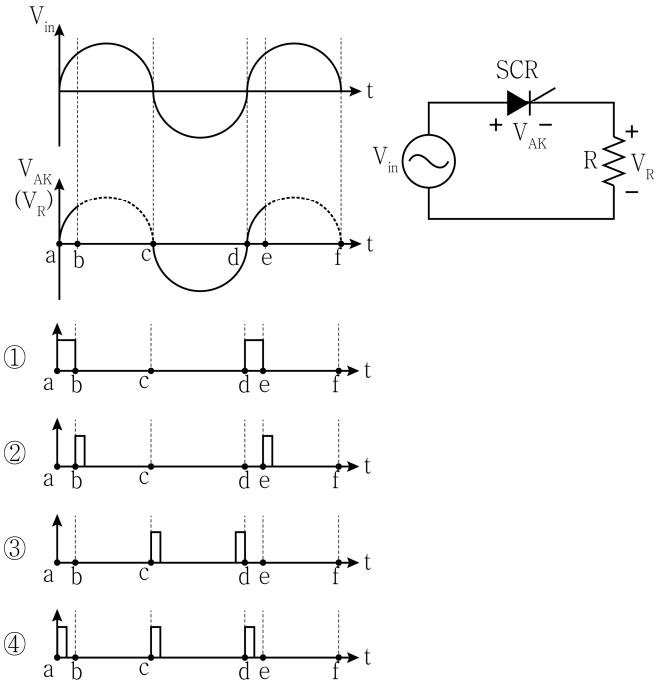
- ① C_1 은 AC 결합 커패시터로서 출력 측으로부터 교류신호 피드백을 위해 사용된다.
 ② R_1 과 R_2 는 CE회로의 동작점을 설정하기 위한 전압분배 바이어스용으로 사용된다.
 ③ 주어진 발진회로의 발진주파수는 $\frac{1}{2\pi\sqrt{L C_1 C_2 / (C_1 + C_2)}}$ 이다.
 ④ RFC는 발진주파수에서 매우 큰 임피던스 값을 가진다.

문 18. 다음 증폭회로의 DC동작점에서 V_{CE} [V]는? (단, $V_{BE} = 0.7$ [V], $\beta_{DC} = 100$, $\beta_{DC} \cdot R_E \gg R_2$, $I_C \cong I_E$ 이다)



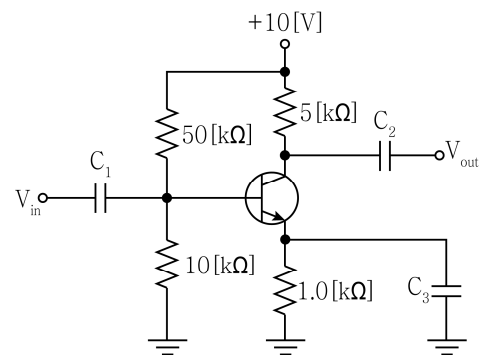
- ① 6.8
 ② 7.4
 ③ 8.7
 ④ 9.8

문 19. 다음 SCR회로에서 실선은 SCR 양단 전압(V_{AK})을 나타내고, 점선은 저항 R의 양단 전압(V_R)을 나타낸다. SCR의 게이트 단자에 펄스가 인가되는 시점은?



- ① a b c d e f t
 ② a b c d e f t
 ③ a b c d e f t
 ④ a b c d e f t

문 20. 다음 회로에서 바이패스 커패시터(C_3)가 없는 경우의 전압이득이 4.9일 때, 바이패스 커패시터가 있는 경우의 전압이득은? (단, 증폭기의 동작주파수는 충분히 크다)



- ① 205
 ② 225
 ③ 245
 ④ 265