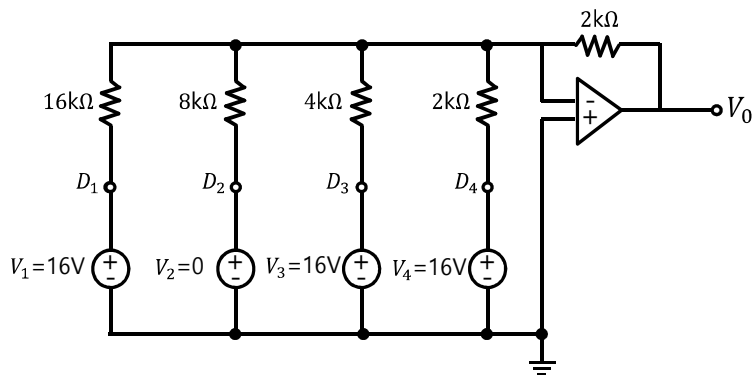


전자공학개론

1. 다음 카르노 맵(Karnaugh map)으로 표현된 2진신호에 대한 논리식을 최소화한 것은?

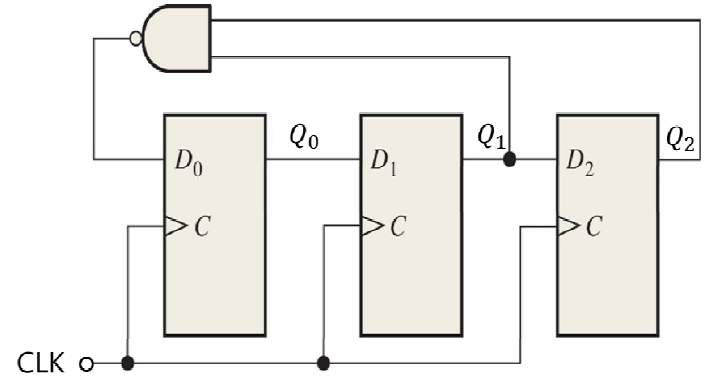
C \ AB	00	01	11	10
0	1	0	1	1
1	1	0	0	1

- ① $\overline{B} + A\overline{C}$
 ② $A\overline{B} + \overline{A}\overline{B} + A\overline{C}$
 ③ $\overline{B} + \overline{A}\overline{C}$
 ④ $\overline{A}B + \overline{A}\overline{B} + A\overline{C}$
 ⑤ $B + A\overline{C}$
2. 다음 연산증폭기를 이용하여 구현한 4bit 디지털-아날로그 변환기(DAC)의 디지털 입력($D_1D_2D_3D_4 = 1011$)이 주어질 때 출력전압 V_o 의 값[V]은?



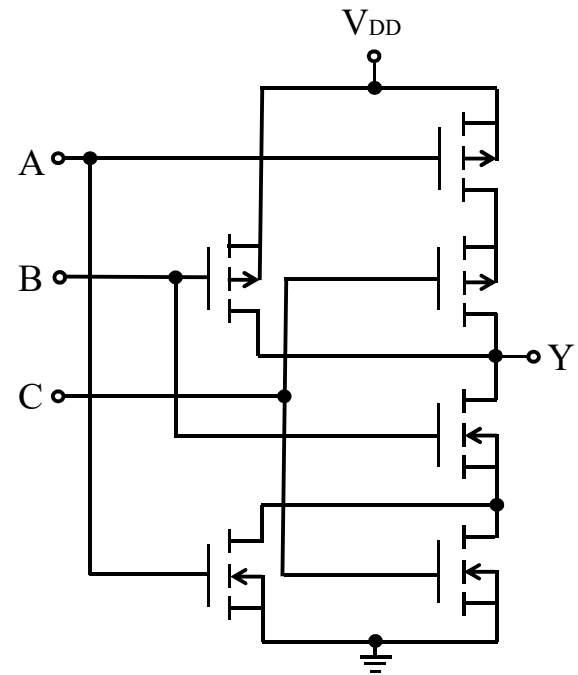
- ① -8
 ② -16
 ③ -24
 ④ -26
 ⑤ -28

3. 다음 D플립플롭으로 구성된 카운터는 ($Q_2Q_1Q_0 = 000$)으로 초기화되어 있다. $Q_2Q_1Q_0$ 의 동작 순서는?



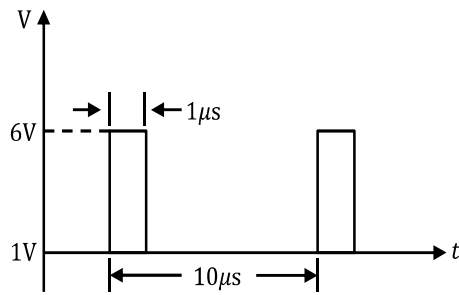
- ① $000 \rightarrow 001 \rightarrow 111 \rightarrow 011 \rightarrow 110 \rightarrow 100 \rightarrow 001$
 ② $000 \rightarrow 001 \rightarrow 011 \rightarrow 110 \rightarrow 111 \rightarrow 100 \rightarrow 001$
 ③ $000 \rightarrow 001 \rightarrow 011 \rightarrow 111 \rightarrow 100 \rightarrow 110 \rightarrow 001$
 ④ $000 \rightarrow 001 \rightarrow 011 \rightarrow 111 \rightarrow 110 \rightarrow 100 \rightarrow 000$
 ⑤ $000 \rightarrow 001 \rightarrow 011 \rightarrow 111 \rightarrow 110 \rightarrow 100 \rightarrow 001$

4. 다음 CMOS(Complementary Metal-Oxide-Semiconductor) 논리 게이트에 의해 구현되는 논리식은?



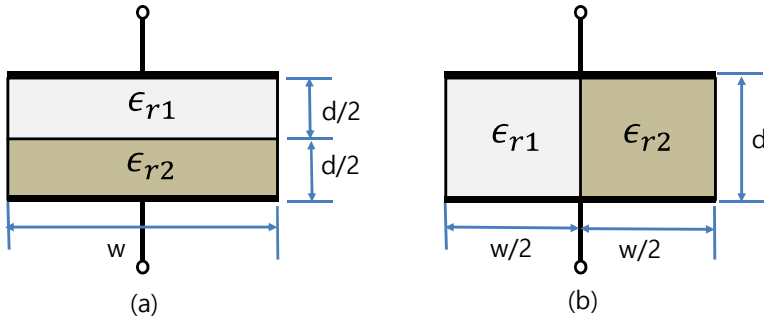
- ① $\overline{(A+C)}\overline{B}$
 ② $\overline{(A+C)}B$
 ③ $\overline{A}\overline{C} + B$
 ④ $\overline{A}\overline{C} + \overline{B}$
 ⑤ $(\overline{A} + \overline{C})\overline{B}$

5. 다음 펄스파에 대한 펄스 반복주파수[kHz], 듀티 사이클[%], 평균값[V]은?



	펄스 반복주파수	듀티 사이클	평균값
①	100	90	0.5
②	100	10	0.5
③	100	10	1.5
④	1000	10	0.5
⑤	1000	90	1.5

6. 다음 그림 (a)와 그림(b)는 각각 서로 다른 두 유전체로 이루어진 평판 커패시터의 단면이다. 두 경우 모두 한 변의 길이가 w 인 정사각형 형태의 극판으로 구성되어 있다. 이 때 그림 (a)와 그림(b)의 두 커패시터의 정전용량 C_a 와 C_b 의 관계로 옳은 것은? (단, 비유전율 ϵ_{r1} 과 ϵ_{r2} 의 비는 1:3이다.)



- ① $C_a = \frac{3}{2} C_b$
 ② $C_a = C_b$
 ③ $C_a = \frac{3}{4} C_b$
 ④ $C_a = \frac{2}{3} C_b$
 ⑤ $C_a = \frac{1}{3} C_b$

7. 다음 중 옴의 법칙(Ohm's law)의 관계식은?

($\vec{E}$: 전기장의 세기, V : 전위차, $\vec{J}$: 전류밀도, $\vec{D}$: 전속밀도, $\vec{F}$: 힘, $\vec{B}$: 자속밀도, $\vec{H}$: 자기장의 세기)

- ① $\vec{E} = -\nabla V$
 ② $\vec{J} = \sigma \vec{E}$
 ③ $\nabla \cdot \vec{D} = \rho$
 ④ $\vec{F} = q\vec{E}$
 ⑤ $\vec{B} = \mu \vec{H}$

8. 실리콘 반도체를 섭씨 200도가 넘는 고온에서 사용할 수 없는 이유는?

- ① 온도 증가에 따라 격자산란이 심화되기 때문이다.
 ② 발열이 심해져 전류가 거의 흐르지 않기 때문이다.
 ③ 실리콘의 녹는점에 도달하기 때문이다.
 ④ 진성캐리어의 농도가 크게 증가하여 반도체 특성을 잃기 때문이다.
 ⑤ 주입된 불순물 이온들이 비활성화되기 때문이다.

9. 반도체칩 생산에 반드시 사용되어야 하는 포토레지스트의 일반적인 특성과 맞지 않는 것은?

- ① 미세패턴을 형성하기 위해 사용하는 감광액이다.
 ② 빛에 대한 감응 특성에 따라 네거티브(negative)와 포지티브(positive) 포토레지스트로 분류될 수 있다.
 ③ 포토레지스트 기술은 반응에 수반하는 물성 변화, 특히 용해성의 변화를 이용한다.
 ④ 포토레지스트 재료는 광 및 전자선에 의해 화학 반응하는 고분자 화합물이다.
 ⑤ 반도체칩 내부에서 저항을 형성하는 주요 소재이다.

10. 두 회로를 캐스케이드(cascade)로 연결하는 경우, 1차회로의 출력전압 또는 출력전류를 효율적으로 2차회로에 전달하기 위해 두 회로 사이에 삽입하는 회로를 각각 전압버퍼와 전류버퍼라고 한다. 이상적인 전압버퍼와 전류버퍼의 입력저항값[Ω]과 출력저항값[Ω]은?

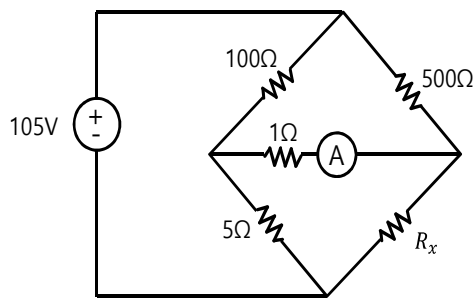
	전압버퍼		전류버퍼	
	입력저항	출력저항	입력저항	출력저항
①	∞	∞	0	0
②	0	0	∞	∞
③	∞	0	∞	0
④	∞	0	0	∞
⑤	0	∞	∞	0

11. 종류별 다이오드 소자의 특징과 응용을 올바르게 설명한 것만을 고른 것은?

소자	특징	응용
ㄱ. 제너 다이오드	항복영역에서 동작	전압조정기
ㄴ. 벡터(varactor)	가변커패시터로 동작	FM Radio, TV 등 튜너
ㄷ. 터널 다이오드	부성(-)저항 특성	고주파 가변저항
ㄹ. 발광 다이오드	광전효과 이용	저주파 발진기
ㅁ. 쇼트키 다이오드	전류제어 저항으로 동작	저주파 정류기

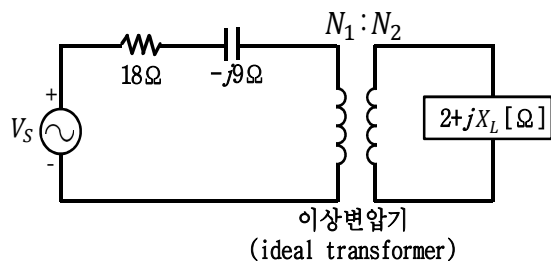
- ① ㄱ, ㄴ
 ② ㄱ, ㅁ
 ③ ㄴ, ㄷ
 ④ ㄷ, ㄹ
 ⑤ ㄹ, ㅁ

12. 다음 회로에서 가운데 전류계로 측정한 전류값이 0 A가 될 때, R_x 의 소비전력[W]은?



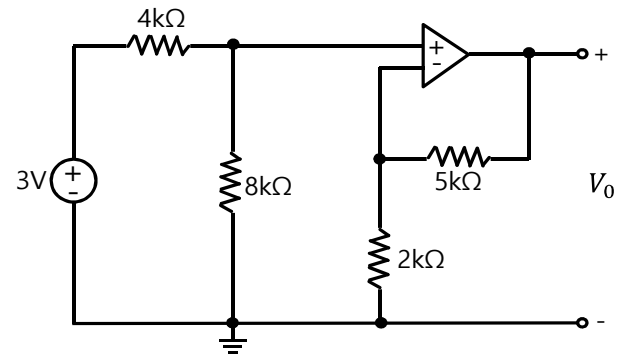
- ① 1.0
 ② 2.5
 ③ 3.0
 ④ 4.5
 ⑤ 5.0

13. 다음 전원측 임피던스와 부하측 임피던스가 $18-j9[\Omega]$ 과 $2+jX_L[\Omega]$ 인 회로가 있다. 권선비를 임의로 조정할 수 있는 이상변압기의 권선비와 부하측의 가변리액턴스 X_L 을 조정함으로써 부하측에 전달되는 전력을 최대화하기 위한 권선비와 부하측 리액턴스의 값 $[\Omega]$ 은?



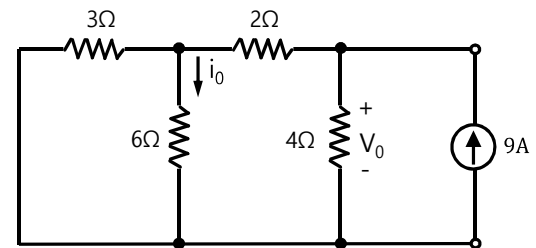
- ① $N_1:N_2=3:1$, $X_L=1$
 ② $N_1:N_2=1:3$, $X_L=1$
 ③ $N_1:N_2=3:1$, $X_L=-1$
 ④ $N_1:N_2=1:3$, $X_L=-1$
 ⑤ $N_1:N_2=2:1$, $X_L=0$

14. 다음 연산증폭기 회로에서 출력전압 V_0 의 값[V]은? (단, 연산증폭기는 이상적이라고 가정한다.)



- ① 0
 ② 2
 ③ 3
 ④ 5
 ⑤ 7

15. 다음 회로에서 $i_0[A]$ 와 $V_0[V]$ 는?

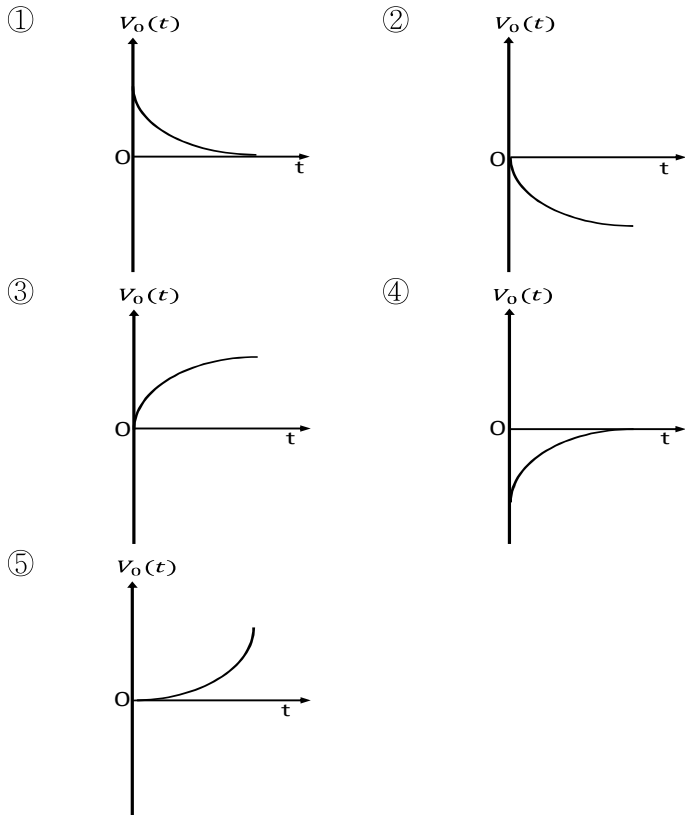
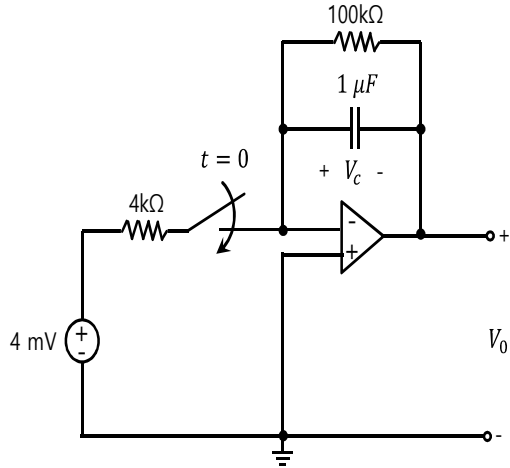


- | | i_0 | V_0 |
|---|-------|-------|
| ① | 1.5 | 9 |
| ② | 1.5 | 18 |
| ③ | 3 | 9 |
| ④ | 3 | 18 |
| ⑤ | 1.5 | 12 |

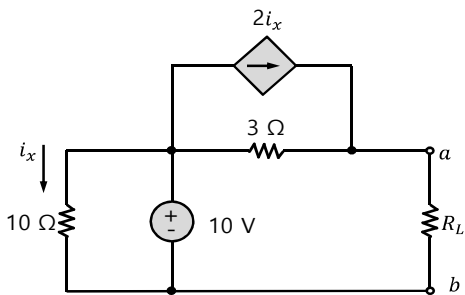
16. 다음 중 다이오드를 응용한 회로인 클램퍼회로의 기능으로 옳은 것은?

- ① 입력파형의 양(또는 음)의 반주기를 통과시키고, 반대로 음(또는 양)의 반주기는 차단한다.
 ② 입력의 음의 반주기를 양으로 반전시켜 양의 반주기와 함께 출력한다.
 ③ 교류 신호의 진폭을 제한하거나 교류 전압을 미리 정한 레벨로 제한한다.
 ④ 과도한 신호 크기에 의한 오동작이나 소자 파괴 방지에 사용한다.
 ⑤ 신호의 파형모양을 변화시키지 않고 특정 DC전압만큼 이동시킨다.

17. 다음 연산증폭기 회로에서 출력전압 V_o 의 그래프 형태로 옳은 것은? (단, 연산증폭기는 이상적이라고 가정하고, 커패시터의 전압 V_c 의 초기값은 0V라고 가정한다.)

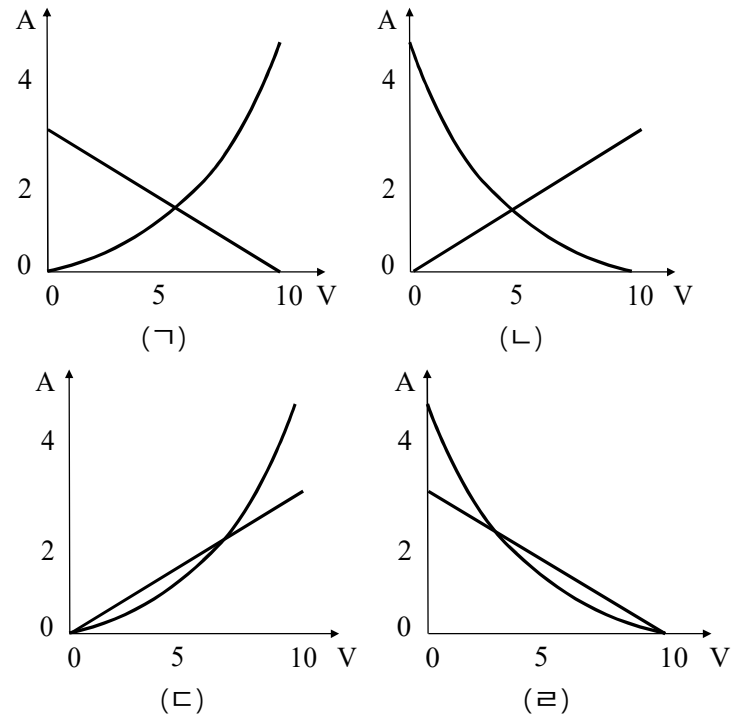
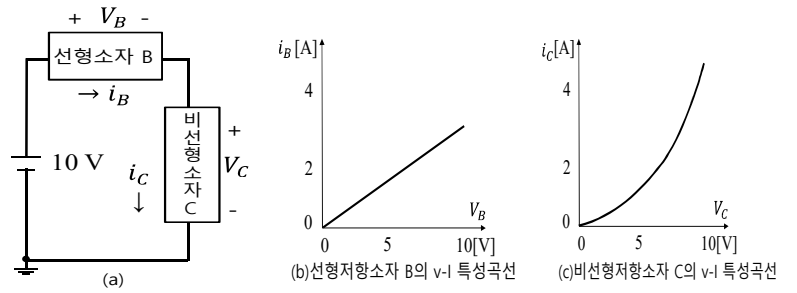


18. 다음 회로의 R_L 에서 소모되는 전력이 최대가 되는 R_L 의 값[Ω]은?



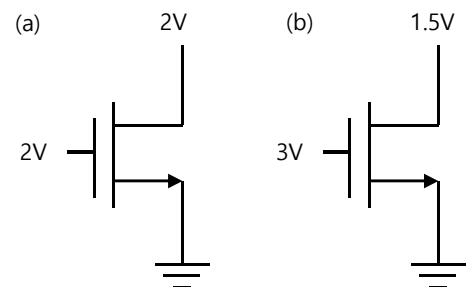
- ① 1
② 2
③ 3
④ 6
⑤ 9

19. 다음 그림 (a)는 10V 전압원, 선형소자 B와 비선형소자 C가 직렬로 연결되어 구성된 회로이며, 그림 (b)와 (c)는 각각 B와 C의 전압-전류 특성곡선을 보여준다. 그림 (ㄱ)~(ㄹ) 중에서, 부하선해석법(load line analysis)으로 이 회로를 해석하여 동작점(V_c, i_c)을 구하기 위한 그래프는?



- ① ㄱ
② ㄴ
③ ㄷ
④ ㄹ
⑤ 비선형저항소자가 포함된 회로는 부하선해석법으로 해석할 수 없다.

20. 다음 NMOSFET의 문턱전압 V_T 는 1V이다. (a)와 (b)는 각각 어떤 영역에서 동작하는가? (단, 기판 전극은 전원과 연결된다.)



- ① 선형, 선형
② 선형, 포화
③ 포화, 포화
④ 포화, 선형
⑤ 차단, 선형